



- aktuell

AUSGABE 34 | Juni 2023

Offizieller Newsletter der Embedded Systems Initiative Erlangen-Nürnberg

„SMART Start“ - Smarte Sensorik in der Schwangerschaft	2
Forschungsprojekt „PAVE“	3
DATE Fellow Award für J. Teich	4
FAU ESI auf Hannover-Messe 23	5
Forschungsprojekt „ARKIDES“	6
FAU-Team entwickelt „ALPACA“ (Supercomputer-on-a-chip)	7
Forschungsprojekt „ResPECT“	8
Preise und Auszeichnungen	9
Veranstaltungshinweise	10
Impressum	10

Liebe Leserinnen und Leser,

ich freue mich, dass unsere *Embedded Talk*-Reihe in Präsenz zurückkehrt: Am Mittwoch, den 13. September 2023 wird es spannende Vorträge, eine Podiumsdiskussion und Netzwerkmöglichkeiten geben. Thema der Veranstaltung sind *Nicht-flüchtige Speichertechnologien und deren Anwendungen*. Merken Sie sich den Termin schon einmal vor, weitere Infos dazu finden Sie bald auf unserer Webseite.

Nicht-flüchtige Speichertechnologien beschäftigen uns in verschiedenen Forschungsprojekten, u.a. im Projekt *PAVE* (siehe S. 3) und *ResPECT* (siehe S. 8). KI und Nachhaltigkeit sind Thema beim Projekt *ARKIDES*: dieses hat das automatisierte Recycling von Elektrotechnik und Schaltanlagen mit KI-gestützter, selbstlernender Demontage und Vorsortierung zum Ziel (siehe S. 6).

Sehr erfreut waren wir auch über den Besuch von Bundesgesundheitsminister Prof. Dr. Karl Lauterbach bei der Data for Health Conference 2023 in Berlin, auf dem Prof. Eskofier ihm das von seinem Hause mit ca. 3,5 Mio Euro geförderte Projekt *SMART Start* (siehe S. 2) vorstellen durfte.

Last but not least sind wir auch sehr stolz auf den *ALPACA*, einen Supercomputer-on-a-chip, den ein FAU-Team unter Leitung von ESI-Sprecher Prof. Dr.-Ing. Jürgen Teich entwickelt hat (siehe S. 7).

Viel Spaß bei der Lektüre!

Ihr Torsten Klie



Smarte Sensorik in der Schwangerschaft

Bundesministerium für Gesundheit fördert mit 3,5 Millionen Euro die Entwicklung eines integrativen, digitalen Versorgungsmodell für Schwangere

Die Verbesserung und Vereinfachung der Vorsorge und Versorgung schwangerer Frauen steht im Fokus von SMART Start. Sensorische Anwendungen wie Fitness-Tracker und Smartwatches finden heute vielfach Einzug in den Alltag. Das Projekt untersucht, wie diese Techniken sowie daraus gewonnene Daten im Rahmen der regulären Schwangerschaftsvorsorge verwendet werden können. Dazu kommen unter anderem künstliche Intelligenz und maschinelles Lernen zum Einsatz. Neben den Patientinnen könnte davon auch das medizinische Versorgungssystem im Allgemeinen profitieren.

Das interdisziplinäre Forschungsprojekt wird gemeinsam von Experten aus Medizin, Informatik, Ethik, Psychologie und Gesundheitsökonomie durchgeführt. Im Fokus stehen darüber hinaus die klinische Usability, gesellschaftliche Akzeptanz, Compliance der betroffenen Akteure sowie die Weiterentwicklung sensorischer Techniken sowie damit einhergehende ethische, medizinrechtliche und ökonomische Fragen. Bei SMART Start handelt es sich um ein Forschungsprojekt. Produktentwicklungen stehen zum aktuellen Zeitpunkt nicht im Vordergrund.

An dem Forschungsvorhaben wirken unter der Leitung von ESI-Mitglied Prof. Dr. Björn Eskofier und seinem Lehrstuhl für Maschinelles Lernen und Datenanalytik auch der Lehrstuhl für Systematische Theologie (Ethik, Prof. Dr. Peter Dabrock / Prof. Matthias Braun) und der Lehrstuhl für Gesundheitsmanagement (Prof. Dr. Oliver Schöffski). Das Universitätsklinikum Erlangen ist mit zwei Lehrstühlen beteiligt: Der Lehrstuhl für Translationale Frauenheilkunde (Prof. Dr. Fasching, Prof. Dr. Beckmann), Lehrstuhl für Psychiatrie und Psychotherapie (Prof. Dr. Kornhuber). Auch drei Wirtschaftsunternehmen arbeiten am Projekt mit: Bloomlife, Inc., Institut für Frauengesundheit GmbH und die REFINIO GmbH.

Ansprechpartner

Prof. Dr. Björn Eskofier

Lehrstuhl für Maschinelles Lernen und Datenanalytik

bjorn.eskofier@fau.de

<https://www.mad.tf.fau.de>

<https://www.smartstart.fau.de>



Projektleiter Prof. Dr. Björn Eskofier stellt Bundesgesundheitsminister Prof. Dr. Karl Lauterbach auf der Data for Health Conference 2023 in Berlin das Projekt vor.

(Foto: FAU / MAD-Lab)

Projekt im Rahmen des DFG SPP 2377

Stromausfallbewusster byteadressierbarer virtueller nicht-flüchtiger Speicher (PAVE)

Der Lehrstuhl für Verteilte Systeme und Betriebssysteme von ESI-Mitglied Prof. Dr.-Ing. Wolfgang Schröder-Preikschat ist an mehreren von der DFG geförderten Forschungsvorhaben beteiligt, die sich mit Rechensystemen mit nicht-flüchtigem Speicher beschäftigen. Das hier vorgestellte Projekt „PAVE“ wird im Rahmen des DFG-Schwerpunktprogramms 2377 („Disruptive Speichertechnologien“) in Kooperation mit der BTU Cottbus (Prof. Dr.-Ing. Jörg Nolte) gefördert.

Subsysteme für virtuellen Speicher (VM) lassen die Unterschiede zwischen Sekundär- und Hauptspeicher verschwinden, so dass auf flüchtige und nicht-flüchtige Daten gleichermaßen mit denselben CPU-Instruktionen zugegriffen werden kann. Jedes VM-Subsystem versucht, häufig benötigte Daten in schnellem, flüchtigen Hauptspeicher zu halten, um die hohe Zugriffslatenz des Sekundärspeichers zu vermeiden, unabhängig davon, ob die Daten selbst flüchtig sind oder nicht. Das Aufkommen von byte-adressierbarem NVRAM ändert dieses Muster nicht grundlegend, da diese Technologie aufgrund der höheren Zugriffslatenz derzeit weder DRAM als schnellen Hauptspeicher, noch herkömmlichen Sekundärspeicher aufgrund der höheren Kosten und geringeren Kapazität ersetzen kann. Daher sollten VM-Subsysteme NVRAM-gewahr gemacht und so erweitert werden, dass alle verfügbaren byte-adressierbaren Speichertechnologien gemäß ihrer jeweiligen Stärken eingesetzt werden können.

Mit Hilfe einer in der virtuellen Speicherverwaltung des Betriebssystems verankerten Abstraktion lässt sich erreichen, dass bestehende Software ohne weitere Änderung von NVRAM profitieren kann. Dadurch, dass VM-Subsysteme hochkomplexe und fein abgestimmte Softwaresysteme sind, die teils seit Jahrzehnten immer weiter entwickelt werden, folgen die Forschenden in diesem Projekt einem minimal-invasiven Ansatz, um NVRAM-Unterstützung in ein bereits existierendes VM-Subsystem zu integrieren,



anstatt eines von Grund auf neu zu entwickeln.

NVRAM soll als unmittelbarer DRAM-Ersatz bei Speicherknappheit dienen, um Prozesse mit großem Speicherbedarf auch bei Ressourcenknappheit lauffähig zu halten. Jedoch müssen aufgrund der höheren NVRAM-Zugriffslatenz auch nicht-flüchtige Daten zeitweise im schnellen, aber flüchtigen DRAM oder in Prozessorcaches bewahrt werden. Ein neues VM-Subsystem - FreeBSD wird entsprechend angepasst - ermöglicht deshalb die Wanderung von Seiten zwischen DRAM und NVRAM, sofern es die verfügbaren Ressourcen erlauben. Somit wird DRAM gewissermaßen als ein großer, durch Software verwalteter, flüchtiger Cache für NVRAM genutzt. Daraus ergibt sich in der Folge das Problem von möglichem Datenverlust im Falle eines Stromausfalls. Das VM-Subsystem muss daher seine eigenen Metadaten in einem konsistenten und wiederherstellbaren Zustand halten und in einem solchen Fall modifizierte Seiten aus dem DRAM im NVRAM persistieren, um Datenverluste zu vermeiden. Ersteres erfordert einen hochgradig effizienten transaktionalen Mechanismus

Ansprechpartner

Prof. Dr.-Ing. Wolfgang Schröder-Preikschat
wolfgang.schroeder-preikschat@fau.de

FAU, Lehrstuhl für Informatik 4
(Verteilte Systeme und Betriebssysteme)
Martensstr. 1
91054 Erlangen

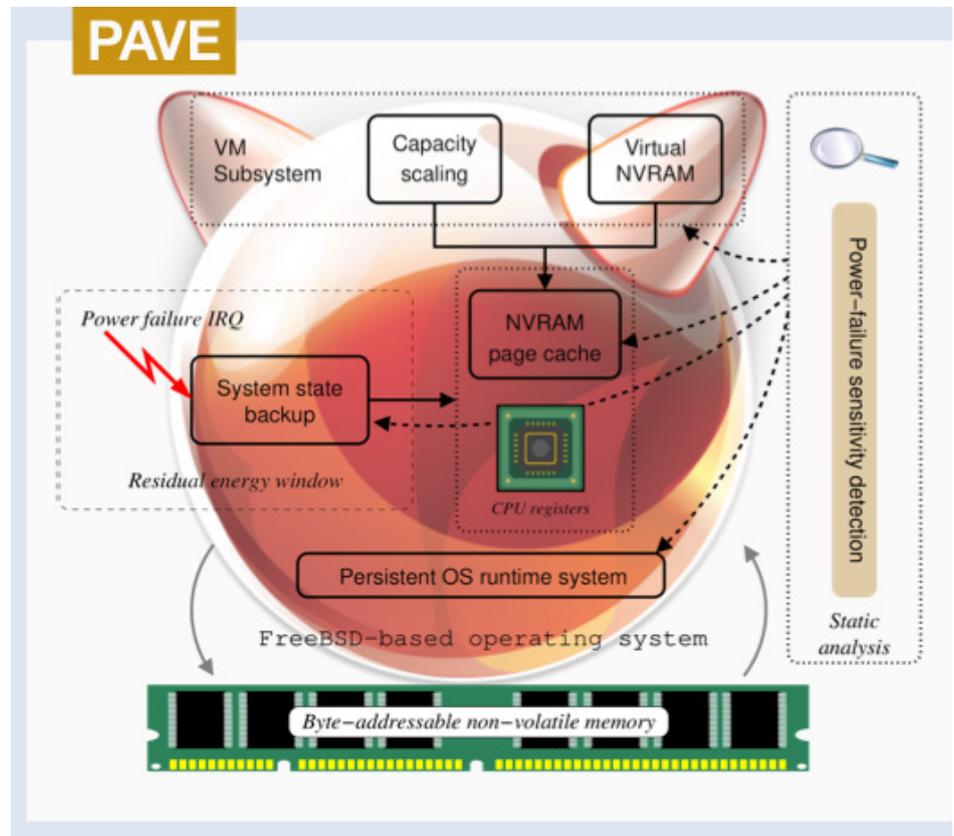
www.sys.cs.fau.de

Projekt im Rahmen des DFG SPP 2377

(Fortsetzung)

zur Veränderungen von komplexen und parallel genutzten Datenstrukturen, die für die VM-Metadaten zum Einsatz kommen. Letzteres hingegen bedeutet, dass unter Umständen große Mengen an modifizierten Seiten mit einem eng begrenzten Restenergie- und Zeitfenster gesichert werden müssen.

PAVE baut u.a. auf dem Projekt NEON auf, das in der nächsten Ausgabe (September 2023) von ESI aktuell vorgestellt wird.



DATE Fellow Award für Prof. Dr.-Ing. Jürgen Teich

Verleihung bei der Award Session der DATE 2023

ESI-Sprecher Professor Jürgen Teich erhielt auf der Award-Session der Konferenz "Design Automation & Test in Europe (DATE) 2023" den DATE Fellow Award. Dieser wird verliehen an Personen, die sich besonders ausgezeichnet haben im Organisationsteam der DATE über viele Jahre, insbesondere für seine Leitungsrolle als General Chair der DATE 2019 in Florenz. Die Konferenz fand seit 2019 zum ersten Mal wieder in Präsenz statt.

Als Awards Chair koordinierte er dieses Jahr selber die Vergabe einiger renommierter Preise im Bereich der elektronischen Entwurfsautomatisierung (EDA).



Jürgen Teich, David Atienza (v.l.)

(Foto: DATE / Cruz Garcia)

Erfolgreicher Auftritt auf der Hannover-Messe 2023

FAU ESI erneut auf dem Gemeinschaftsstand BayernInnovativ vertreten

FAU ESI beteiligte sich am Gemeinschaftsstand BayernInnovativ auf der Hannover-Messe 2023, die am 21.04.2023 zu Ende ging. Das Interesse am „Future Hub“ in Halle 2 war ungebrochen groß. Wir freuen uns über die vielen spannenden Gespräche, die am Stand stattfanden. Wir zeigten dort den HERA-Demonstrator vom Lehrstuhl Informatik 3 (Rechnerarchitektur) von Prof. Dr.-Ing. Dietmar Fey, der eine flexible KI-Plattform darstellt. Außerdem gab es einen Demonstrator vom Lehrstuhl für Informatik 12 (Hardware-Software-Co-Design) von ESI-Sprecher Prof. Dr.-Ing. Jürgen Teich, der eine Handzeichenerkennung via Deep Learning auf eng-gekoppelten Prozessorfeldern (TCPAs) durchführt.

Das HERA-System wird im Rahmen des vom Bun-

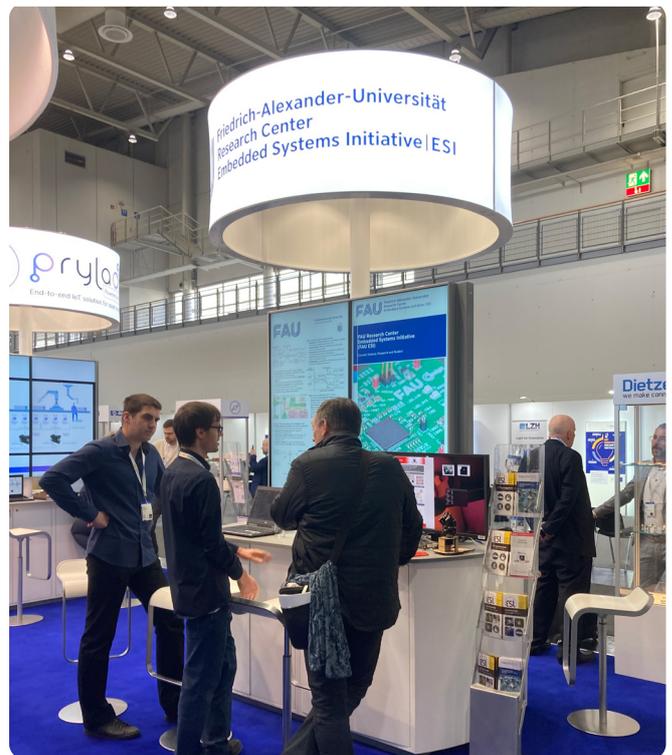
Ansprechpartner

Dr.-Ing. Torsten Klie
Geschäftsführer FAU ESI
Email: torsten.klie@fau.de
Telefon: +49 9131 85-25151

Philipp Holzinger, M. Sc.
philipp.holzinger@fau.de
Philipp Gündisch, M. Sc.
philipp.guendisch@fau.de
Lehrstuhl für Informatik 3
(Rechnerarchitektur)

Christian Heidorn, M. Sc.
christian.heidorn@fau.de
Lehrstuhl für Informatik 12
(Hardware-Software-Co-Design)

www.esi.fau.de
www.cs3.tf.fau.de
www.cs12.tf.fau.de



Philipp Gündusch, M. Sc. und Philipp Holzinger, M. Sc. vom Lehrstuhl für Informatik 3 (Rechnerarchitektur) am Stand von FAU ESI. Foto: T. Klie / FAU

desministerium für Bildung und Forschung (BMBF) geförderten Gesamtprojekts KI-Flex entwickelt. Ziel von KI-Flex ist die Entwicklung einer flexiblen Plattform für das autonome Fahren, das sowohl von Seiten der eingesetzten Software als auch der eigens entwickelten Hardware, zukunftsicher den Einsatz künstlicher Intelligenz (KI) in Autos ermöglicht.

Der zweite Demonstrator, vom Lehrstuhl für Informatik 12 (Hardware-Software-Co-Design, ESI-Sprecher Prof. Dr.-Ing. Jürgen Teich) stammend, zeigte eine Handzeichenerkennung, die auf einem eng gekoppelten Prozessorfeld (engl. Tightly Coupled Processor Array, kurz TCPA) beschleunigt wird.

FAU-Team entwickelt Supercomputer-on-a-chip

ALPACA: Asic Loop ACelerAtor

Ein Team des Lehrstuhls für Hardware-Software-Co-Design von ESI-Sprecher Prof. Dr.-Ing. Jürgen Teich hat einen Chip entworfen, der 64 selbstentwickelte Rechenkerne integriert. Der Chip namens ALPACA entfaltet eine enorme Rechenleistung von bis zu 384 Milliarden Rechenoperationen pro Sekunde bei einer elektrischen Leistungsaufnahme von weniger als 3 W. Die Anwendungsgebiete von ALPACA sind vielfältig. Der Chip eignet sich besonders für die schnelle Verarbeitung von digitalen Signalen (Audio, Video) sowie von großen Datenmengen im Bereich des maschinellen Lernens und des wissenschaftlichen Rechnens. Durch den niedrigen Energiebedarf profitieren insbesondere Anwendungen aus Bereichen der Medizintechnik, IoT-Systeme und im Automobil. Der Chip mit einer Fläche von gerade einmal 10mm² wurde im Rahmen des Sonderforschungsbereich/Transregio 89 „Invasives Rechnen“ der Deutschen Forschungsgemeinschaft (DFG) entwickelt und in der Halbleitertechnologie 22 nm gefertigt.

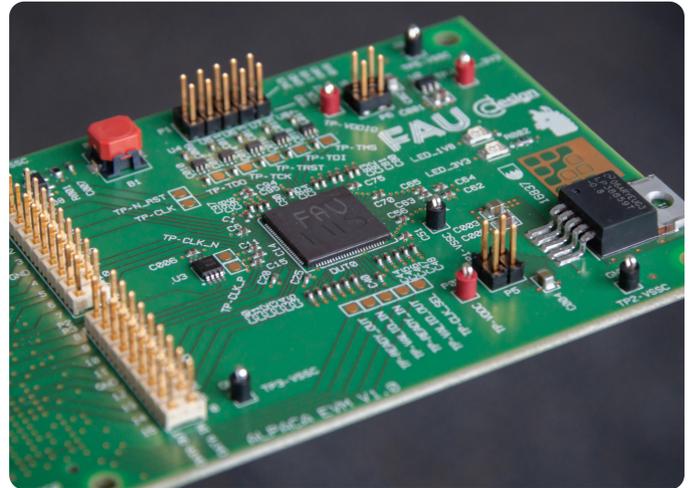


Bild: FAU / Andreas Bininda

Wer hätte es gedacht?

Ein gewöhnlicher Fahrraddynamo mit ungefähr 3 W elektrischer Leistung genügt um den ALPACA-Chip zu betreiben.

Auf der Fläche einer 1-Cent-Münze würden etwa 20 ALPACA-Chips Platz finden!

Jeder der 8 Milliarden Menschen unserer Erde müsste pro Sekunde 48 Additionen oder Multiplikationen durchführen, um mit dem ALPACA-Chip mithalten.

Ansprechpartner

Prof. Dr.-Ing. Jürgen Teich
juergen.teich@fau.de

FAU, Lehrstuhl für Informatik 12
(Hardware-Software-Co-Design)
Cauerstr, 11
91054 Erlangen

<https://www.cs12.tf.fau.de>



Das „ALPACA-Team“ vom Lehrstuhl für Informatik 12 (Hardware-Software-Co-Design)

Foto: FAU / Andreas Bininda

Forschungsprojekt ARKIDES gestartet

Automatisiertes, KI-gestütztes Recycling von Elektrotechnik

Das im Rahmen des "GreenTech Innovationswettbewerbs" des Förderrahmens "Entwicklung digitaler Technologien" des Bundesministeriums für Wirtschaft und Klimaschutz (BMWK) geförderte Forschungsprojekt "ARKIDES" hat das automatisierte Recycling von Elektrotechnik und Schaltanlagen mit KI-gestützter, selbstlernender Demontage und Vorsortierung zum Ziel. Die aktuell manuellen und aufwendigen Demontageprozesse limitieren die Wiederverwertung von Rohstoffen und Komponenten im Bereich der Elektrotechnik. ARKIDES adressiert dieses Problem durch die Entwicklung eines selbstlernenden Demontagesystems, basierend auf fortschrittlicher Robotertechnik und visueller Bauteilerkennung. Dieser Ansatz verbessert die Effizienz der Wiederverwertungsprozesse und reduziert die Umweltbelastung. Der Lehrstuhl FAPS von ESI-Mitglied Prof. Dr.-Ing. Jörg Franke übernimmt neben der wissenschaftlichen Begleitung des Projektes insbesondere die Entwicklung eines adaptiven Systems für die Objekterkennung für die datenbasierte Demontage von Schaltschränken.

Ansprechpartner

Prof. Dr.-Ing. Jörg Franke

Lehrstuhl für Fertigungsautomatisierung
und Produktionssystematik (FAPS)
joerg.franke@faps.fau.de

<https://www.faps.fau.de>

An dem Forschungsvorhaben sind mehrere Industrieunternehmen aus der Metropolregion Nürnberg beteiligt: Die Mangelberger Elektrotechnik GmbH aus Roth, Breit Formenbau KG aus Georgensgmünd und die E. Braun GmbH aus Kammerstein wirken an dem Projekt mit.

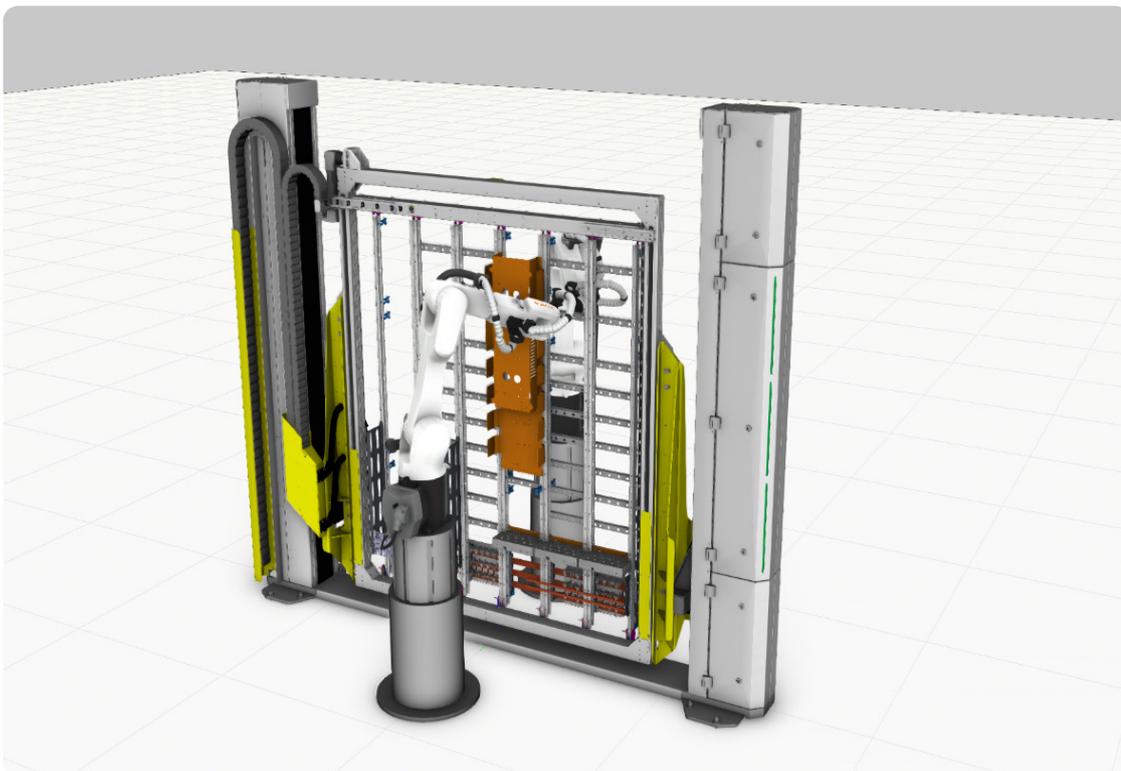


Bild: FAU / FAPS

Forschungsprojekt ResPECT

Robuste, stromsparende eingebettete Datenübertragungsstationen

Innerhalb des sehr weiten Feldes der Resilienz vernetzter Welten, das im Schwerpunktprogramm 2378 der Deutschen Forschungsgemeinschaft („Resiliente Welten“) untersucht wird, konzentriert sich das Forschungsprojekt ResPECT auf einen Kernbaustein aller vernetzten Systeme: Sensor- oder Aktor-Knoten in cyber-physischen Systemen. Bis heute wird die Kommunikation als Zusatzfunktionalität eingebetteter Systeme verstanden. Das System an sich wird störungs-tolerant ausgelegt und kann mit Stromausfällen umgehen oder sogar Hardwareprobleme in gewissem Maße kompensieren. Die Kommunikation jedoch wird in die Konzeption nicht einbezogen, sondern kann die Verlässlichkeit allenfalls nutzen.

ResPECT, das ESI-Mitglied Prof. Dr.-Ing. Wolfgang Schröder-Preikschat zusammen mit Prof. Dr.-Ing. Thorsten Herfet (Universität des Saarkandes) leitet, entwickelt daher ein holistisches Betriebssystem- und Kommunikations-Protokoll-Konzept, welches davon ausgeht, dass die Vermittlung von Information (der Erhalt von Steuerdaten für Aktoren oder das Versenden von Sensordaten) die Kernaufgabe fast aller vernetzten Knoten ist. Damit muss diese Aufgabe Teil des Managements des Betriebssystems werden. Grundlage von ResPECT sind zwei Pfeiler: Nicht-flüchtiger Speicher und transaktionaler Betrieb.

Nicht-flüchtiger Speicher hat sich in den letzten Jahren zu einem sehr ernst zu nehmenden Element der Speicherhierarchie entwickelt. Selbst eingebettete Plattformen mit ausschließlich nicht-flüchtigem Speicher werden vorstellbar.

Netzwerkcommunication ist, anders als soziale Kommunikation, im Kern transaktional: Daten werden gesammelt und unter Rahmenbedingungen wie Latenz, Fehlertoleranz und Energieverbrauch der Übertragung sowie Alter und damit Wert der zu übertragenden Information vermittelt. Anders als das Betriebssystem unterliegt die Kommunikation jedoch einer Vielzahl äußerer Einflüsse und Störungen. Auch die Dauer einer Störung hat unmittelbaren Einfluss auf z. B. den Erhalt der physischen Verbindung und



Teilnehmende am Kick-Off-Workshop des DFG SPP 2378 in Berlin (Foto: TU Berlin / TKN)

muss bei Wiederaufnahme berücksichtigt werden. ResPECT wird daher - durch die Zusammenarbeit von Betriebssystem- und Kommunikationsexperten - ein auf Transaktionen basierendes Modell für das Betriebssystem sowie die Kommunikation entwickeln und durch den Einsatz nicht-flüchtiger Speicher dafür Sorge tragen, dass Zustände im Ablauf der Transaktionen zu jedem Zeitpunkt bekannt sind und persistent gespeichert werden. Dieses Beobachten und Speichern muss sehr effizient (sowohl in Bezug auf den Energieverbrauch als auch in Bezug auf die im nicht-flüchtigen Speicher zu speichernden Datenmengen) geschehen und daher als Kernaufgabe des Betriebssystems implementiert werden.

Um die Verallgemeinerbarkeit sicher zu stellen und das Modell für viele zukünftige Plattformen nutzbar zu machen, wird sich ResPECT auf IP-Netze fokussieren und Kommunikationsnetze verwenden, welche üblicherweise als WAN, LAN oder PAN (Wide, Local oder Personal Area Network) betrieben werden.

Das Ziel des von Prof. Dr.-Ing. Falko Dressler (TU Berlin) koordinierten DFG Schwerpunktprogramms 2378, dessen Teilprojekt ResPECT ist, ist es, grundle-

Forschungsprojekt ResPECT (Fortsetzung)

gende Grenzen in vernetzten Welten zu hinterfragen und Resilienz als Kernkomponente zu integrieren. Resilienz ist die Fähigkeit eines Systems, ein akzeptables Mindestmaß an Sicherheit und Dienstgüte anzubieten und unter allen Umständen zu erhalten, auch wenn Teile des Systems ausfallen oder bösartig angegriffen werden, d.h. auch in unerwarteten Situationen weiterhin korrekt zu funktionieren. Maschinelles Lernen wird als Basis gesehen, komplexe Netzwerkinfrastrukturen resilienter zu machen - oft leider auf Kosten einer reduzierten Kontrollierbarkeit. Wir müssen uns daher enormen Herausforderungen stellen in Bezug auf die Komplexität technischer Lösungen als auch der Resilienz kritischer Netzwerkinfrastrukturen.

Ansprechpartner

Prof. Dr.-Ing. Wolfgang Schröder-Preikschat
wolfgang.schroeder-preikschat@fau.de

FAU, Lehrstuhl für Informatik 4
(Verteilte Systeme und Betriebssysteme)
Martensstr. 1
91054 Erlangen

www.sys.cs.fau.de

Preise und Auszeichnungen

Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik (FAPS)

Im Rahmen der „24th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems“ (EuroSimE 2023) wurde das Paper „Influence of the Bond Foot Angle on Active Power Cycling Lifetime of Wire Bonds“ von **Marcel Sippel, M. Sc., Yi Fong Tan, M. Sc., Dr. Ralf Schmidt, Dr. Pietro Botazzoli, Mario Sprenger, M. Sc. und Prof. Dr.-Ing. Jörg Franke** mit dem „Best Paper Award“ ausgezeichnet.

Lehrstuhl für Hochfrequenztechnik (LHFT)

Christoph Kammel, M. Sc., hat auf der renommierten IEEE Radar Conference 2023 einen Preis in der

Student Paper Competition gewonnen. Seine Arbeit mit dem Titel „MIMO Radar-Based Rotation Parameter Estimation of Non-Cooperative Space Debris Objects“ stellt eine innovative Methode zur präzisen Bestimmung der Rotationsparameter von Weltraumschrottoobjekten unter Verwendung der Messdaten eines Radarsystems vor.

Lehrstuhl für Informatik 1 (IT-Sicherheitsinfrastrukturen)

Sandra Bergmann, M. Eng., Denise Moussa, M. Sc., Fabian Brand, M. Sc., Prof. Dr.-Ing. André Kaup und **PD Dr.-Ing. Christian Riess** erhielten den Best Paper Award für ihren Artikel mit dem Titel „Frequency-Domain Analysis of Traces for the Detection of AI-based Compression“, den sie beim International Workshop IWBF 2023 in Barcelona vorstellten.

Preise und Auszeichnungen (Fortsetzung)

Bei der International Conference DFRWS EU 2023, erhielten **Jan Gruber, M. Sc., Dr. Christopher Hargreaves und Prof. Dr.-Ing. Felix Freiling** den Best Student Paper Award für ihren Artikel mit dem Titel „Contamination of digital evidence: Understanding an underexposed risk“.

Lehrstuhl für Informatik 12 (Hardware-Software-Co-Design)

In Anerkennung der sehr guten Zusammenarbeit und seines langjährigen Engagements wurde ESI-Mitglied **PD Dr.-Ing. Frank Hannig** mit dem IAESTE A.s.b.l. Employer Award ausgezeichnet. Die „International Association for the Exchange of Students

for Technical Experience“ (IAESTE) ist eine internationale Non-Profit-Organisation zur Vermittlung von Praktikumsplätzen. Der Lehrstuhl für Hardware-Software-Co-Design bietet seit vielen Jahren internationalen Studierenden Praktikumsplätze über das IAESTE-Programm an. Dabei kann der Lehrstuhl auf viele junge Menschen aus aller Welt zurückblicken, u. a. aus Brasilien, Ecuador, Ghana, Griechenland, Hongkong, Indien, Jordanien, Kolumbien, Polen, Syrien, Tadschikistan, Thailand, Türkei und den USA. Für beide Seiten ist jedes 8- bis 12-wöchige Praktikum immer wieder erneut ein spannender Erfahrungsaustausch, sowohl fachlich durch die Bearbeitung eines kleinen Projekts im Bereich eingebetteter elektronischer Systeme als auch kulturell.

Veranstaltungshinweise

16. Embedded Talk: Nicht-flüchtige Speichertechnologien und Anwendungen

FAU, Cauerstr. 11, 91054 Erlangen (Hörsaal H12)

Am 13. September 2023, 13-17 Uhr, dreht sich alles um Nicht-flüchtige Speichertechnologien und deren Anwendungen. Auf Sie warten spannende Vorträge von Referenten namhafter Institutionen sowie aktuelle Beiträge aus dem FAU Forschungszentrum ESI. Vernetzen Sie sich mit uns bei einem Imbiss! Weitere Informationen in Kürze auf unserer Webseite.

<https://www.esi.fau.de>

Internationale Konferenz für Indoor Positioning und Indoor Navigation (IPIN) 2023

Fraunhofer IIS, Nordostpark 84, 90411 Nürnberg

Vom 25. bis 28. September 2023 findet die Internationale Konferenz für Indoor Positioning und Indoor Navigation (IPIN) statt. Die Veranstaltung wird vom Fraunhofer IIS organisiert und vor Ort im Nürnberger Nordostpark ausgerichtet und steht ganz im Zeichen der Entwicklung und Anwendung der Indoor-Lokalisierung.

<https://www.ipin-conference.org>

Impressum

Herausgeber:

FAU Research Center Embedded Systems Initiative (FAU ESI), Martensstraße 3, 91058 Erlangen

Telefon: 09131 / 85 25151, Telefax: 09131 / 85 25149

info@esi.uni-erlangen.de | www.esi.fau.de

ESI-Anwendungszentrum, Nordostpark 84, 90411 Nürnberg

info@esi-anwendungszentrum.de | www.esi-anwendungszentrum.de

Redaktion / Layout / Verantwortlicher Inhalt: Dr.-Ing. Torsten Klie (Geschäftsführer FAU ESI)